

# On-Chip Messung der Alterung von Halbleiterbauelementen

## Die eingebaute Zuverlässigkeitskontrolle

Eckardt Bihler\*, Bert Vermeire\*\* und Doug Goodman\*\*

\*Forturex GmbH, Chopinstr. 27, 70195 Stuttgart,  
Tel. 0711/691585, Fax 0711/691543 email: [eckardt.bihler@forturex.com](mailto:eckardt.bihler@forturex.com)

\*\*Ridgetop Group, Inc., Tucson, AZ, U.S.A. [www.ridgetop-group.com](http://www.ridgetop-group.com)

### Kurzfassung

Die hohen Anforderungen an die Zuverlässigkeit von Integrierten Schaltkreisen stellt eine Herausforderung für das Design und die Qualifikation der Bauelemente dar. Mit der neuartigen Technik Sentinel Silicon™ ist erstmals die zuverlässige Messung der Lebensdauer eines Halbleiterbausteines während des Betriebes möglich. Spezielle, patentierte Schaltkreise erfassen die Einflüsse der Umweltparameter Temperatur, elektrische Einstrahlung und Aufladung (ESD) sowie radioaktiver Strahlung auf die Lebensdauer der elementaren Schaltungsstrukturen. Erstmals können die tatsächlichen Umwelteinflüsse, die ein bestimmter Halbleiterbaustein während seines Betriebes sieht, berücksichtigt werden. Bisher war nur die statistische Abschätzung der Lebensdauer für konstante und genau definierte Betriebsbedingungen möglich. Mit der neuen Technik kann die noch zur Verfügung stehende Lebensdauer eines Halbleiterbausteines abhängig von seiner konkreten Vorgeschichte während des laufenden Betriebs prognostiziert werden. Neue Wartungskonzepte (wie z.B. "condition based maintenance"), die anstelle fester Zeitintervalle den Zustand der Bauelemente bewerten, können auch in sicherheitsrelevanten Anwendungen eingesetzt werden. Betroffene Bauteile können rechtzeitig und gezielt vor Ablauf ihrer Lebensdauer ausgetauscht werden.

### Lebensdauer Monitoring

Die Entwicklung der Zuverlässigkeit von elektronischen Bauelementen über das Alter lässt sich in drei Abschnitte einteilen: frühe Ausfälle, nutzbare Lebensdauer und Ende der Lebensdauer.

Frühausfälle werden durch im Fertigungsprozess angelegte Defekte oder Schwachstellen verursacht, die zunächst keine Funktionsbeeinträchtigung bewirken und erst später im Feld unter Einfluss der Betriebsbedingungen zum Ausfall führen. Solche latenten Defekte können durch die üblichen Produktionstests nicht erfasst werden.

Durch strikte Einhaltung von Entwurfsrichtlinien, die in Zusammenhang mit eng tolerierten Prozessbedingungen für die Fertigung und definierten Umweltbedingungen während der Betriebsdauer festgelegt werden, kann die Zuverlässigkeit während der Betriebszeit auf nahezu verschwindend kleine Ausfallraten gebracht werden.

Zum Ende der Lebensdauer hin steigt die Fehlerrate wieder deutlich an. Im Gegensatz zu den Frühausfällen liegen die Ursachen der Spätausfälle nicht in angelegten Defekten oder Schwachstellen, sondern in der Degradation der verwendeten Materialien und ihrer im Design festgelegten Struktur. Ausmaß und Geschwindigkeit dieser Degradation hängen stark von den Umwelteinflüssen während der Betriebsdauer ab. Läuft ein Bauelement während des Betriebes bei höherer Betriebstemperatur als ein anderes Bauelement gleicher Bauart wird die Lebensdauer verkürzt. Neben der Temperatur haben Feuchtigkeit, elektrische Aufladungen Einstrahlung sowie die Absorption von Strahlung Einfluss auf die Lebensdauer.

Gängige Praxis ist es, die Lebensdauer eines Bauelementes so ausreichend zu bemessen, dass während des Einsatzzeitraumes der Bereich der Spätausfälle nicht erreicht wird. Dazu müssen Festlegungen über die typischen Betriebsbedingungen getroffen werden. Aus der Auswertung der Ausfallraten für Bauelemente, die verschärften Umweltbedingungen ausgesetzt wurden, können Beschleunigungsfaktoren für die Parameter der Umgebungsbedingungen ermittelt werden. Aus den Beschleunigungsfaktoren lässt sich dann die Zuverlässigkeit bei den tatsächlichen, wirklichen Betriebsbedingungen extrapolieren.

Allerdings beschreiben diese Modellrechnungen nur die statistischen Korrelationen zwischen Produktparametern, Umweltbedingungen und Alterung für größere Stichproben. Diese Modelle versagen, wenn für einzelne Bauelemente Korrelationen zwischen den tatsächlichen Produktparametern und den während des Betriebs erfahrenen Betriebsbedingungen hergestellt werden sollen.

Meist wird angenommen, dass Halbleiterbauelemente nur in seltenen Fällen den Bereich der Spätausfälle (wear-out) erreichen. Demgegenüber sind Anwender und Hersteller für die frühen Ausfälle zu Beginn der Betriebszeit wesentlich mehr sensibilisiert. Dabei wird oft nicht beachtet, dass die meisten Frühausfälle die gleichen Ursachen in einer „Alterung“ haben, wie das für Spätausfälle akzeptiert ist. Es ist bekannt, dass Bauelemente, die am Rande des Toleranzbereiches hergestellt wurden und durch ESD belastet wurden, deutlich erhöhte Ausfallraten zeigen. Diese Ausfälle unterscheiden sich vom Mechanismus nicht von typischen Spätausfällen. Mit auf den Chips integrierten Sentinel Silicon™ Zellen können die Auswirkungen dieser latenten Defekte innerhalb eines normalen Selbsttestes erfasst werden. Die Sentinel Silicon™ Zellen sind so entworfen, dass bereits die Einflüsse geringfügiger Abweichungen der Produktparameter auf vorzeitige Alterung rechtzeitig erkannt werden können.

## **ESD und Frühausfälle**

Neben der Anwendung zur Prognose der Lebensdauer von Bauelementen ist ein weiterer Einsatzbereich der Sentinel Silicon™ Technologie die Absicherung gegen latente Schäden durch elektrische Einstrahlung und Aufladung (ESD). Nicht jede Belastung mit elektrischer Ladung führt unmittelbar zu einem Ausfall. Überspannungen und elektrostatische Entladungen, die außerhalb oder am Rand der Spezifikationen liegen, können die Lebensdauer eines Bauelementes aber erheblich verkürzen. Mit immer kleiner werdenden Strukturen und Schichtdicken der Halbleiterstrukturen werden die Bauelemente empfindlicher gegen elektrische Aufladungen. Bereits geringe Ladungsmengen können zu kritischen Vorschädigungen der feinen Halbleiterstrukturen führen. Diese Vorschädigungen bleiben zunächst ohne direkte Auswirkung auf die Funktion des

Bausteins. Betroffenen Bausteine weisen eine deutliche geringere Lebensdauer als ungeschädigte Bausteine aus derselben Produktion auf. Bisher konnten solche Auswirkungen nicht sicher diagnostiziert werden. Die auf dem Chip integrierten Sentinel Silicon™ Prognostikzellen erfassen diese Einflüsse und geben eine rechtzeitige Indikation auf die Schädigungen. Geeignete Massnahmen wie z.B. ein Austausch betroffener Module können rechtzeitig ergriffen werden. Während regulärer Wartungen oder "Check Up" Prozeduren können die Diagnostikdaten über JTAG Schnittstellen oder über ein serielles Interface ausgelesen werden.

Bisher wurden Bauteile in kritischen Anwendungen nach festgelegten Zeitintervallen ausgetauscht. Nun ist es möglich solche Bauteile genau dann auszuwechseln, wenn das Ende der Lebensdauer erreicht ist. Ebenso können ältere Module oder Ersatzteile, die bereits in Betrieb waren, nach ihrer noch zur Verfügung stehenden Lebensdauer qualifiziert werden und wieder einer geeigneten Verwendung zugeführt werden. Die Kosten für Wartung von sicherheitsrelevanten Anlagen und Geräten können damit erheblich reduziert und optimiert werden.

### **Technische Beschreibung**

Die Grundlage der Sentinel Silicon™ Technologie liegt in der Anwendung von Designprinzipien für den Entwurf von Teststrukturen, die Fehlermechanismen wie dielektrischer Durchbruch, Elektromigration, etc. gezielt beschleunigen können. Diese Teststrukturen sehen während der Betriebsdauer die gleichen Umgebungsbedingungen wie die Schaltung auf dem Bauelement. Eine rechtzeitige Prognose von Ausfällen wird dadurch gewährleistet. Die Entwurfparameter werden so gewählt, dass eine vorher bestimmte und kalibrierte Ausfallcharakteristik der Teststruktur erreicht wird. Ein Ausfall der Teststruktur zeigt dann eine bestimmte noch zu erwartende Lebensdauer an. Durch verschieden gestaltete, nebeneinander liegende Teststrukturen können mehrere Zeitfenster und Fehlermechanismen gleichzeitig abgebildet werden.

Die Sentinel Silicon™ Zellen umfassen speziell entworfene aktive und passive Halbleiterstrukturen (hard macros) und werden innerhalb des aktiven Chipbereiches platziert. Die IP wird als komplettes Paket zur Integration in industrieübliche Entwurfswerkzeuge für Halbleiterdesign geliefert. Der Platzbedarf beträgt nur wenige : m<sup>2</sup>. Spezielle Zellen sind verfügbar, um Einflüsse der elektrischer Aufladung und Einstrahlung (ESD), Elektromigration, heißer Ladungsträger und radioaktive Strahlung zu erfassen. Die Ausgänge können in bestehende JTAG Ketten integriert werden, so dass die Zellen auf einfache Weise innerhalb einer BIST (Built-in Self Test) Routine ausgelesen werden können. Damit kann die Information zu jedem vom Nutzer gewünschten Zeitpunkt abgerufen werden.